

文章编号: 2095-2163(2021)07-0222-06

中图分类号: TP212, TB52+5

文献标志码: A

基于FPGA的传声器阵列成像系统设计

何睿¹, 胡定玉^{1,2}, 于森³, 李晓龙³

(1 上海工程技术大学 城市轨道交通学院, 上海 201620; 2 上海工程技术大学 上海市轨道交通振动与噪声控制技术工程研究中心, 上海 201620; 3 中国铁路哈尔滨局集团有限公司哈尔滨动车段, 哈尔滨 150000)

摘要: 声源可视化技术对传声器数量和采集系统的性能具有一定的要求, 传统驻极体传声器阵列采集系统存在功耗高、体积大、采集系统可移植性差和拓展性差等问题。本文设计了36阵元数字MEMS传声器阵列成像系统, 有效克服了以上问题。采集模块选用FPGA为硬件平台, 完成数据采集和信号处理模块设计, 分析了I²S音频传输协议的实现、数据传输机制的建立和上位机数据的交互方式。并在普通室内环境中对此系统进行实验验证, 系统的声源成像效果良好、成像分辨率高, 在实际的噪声源定位与噪声设备监测中有广泛的应用前景。

关键词: 声源可视化; 波束形成; FPGA; MEMS声传感器

Design of microphone array imaging system based on FPGA

HE Rui¹, HU Dingyu^{1,2}, YU Miao³, LI Xiaolong³

(1 School of Urban Railway Transportation, Shanghai University of Engineering Science, Shanghai 201620, China; 2 Shanghai Engineering Research Center of Vibration and Noise Control Technologies for Rail Transit, Shanghai University of Engineering Science, Shanghai 201620, China; 3 China Railway Harbin Bureau Group Co., Ltd. Harbin EMU, Harbin 150000, China)

[Abstract] Sound source visualization techniques have some requirements on the number of microphones and the performance of the data acquisition system. Traditional electret microphone array data acquisition systems have problems such as high-power consumption, large size, poor portability and poor expandability of the data acquisition system. In this paper, a 36-array digital MEMS microphone array imaging system is designed to effectively overcome the above problems. The FPGA is selected as the hardware platform for the data acquisition module, and the data acquisition and signal processing modules are designed. The implementation of I²S audio transmission protocol, the establishment of data transmission mechanism and the interaction mode of the upper computer data are analyzed. The system has been experimentally verified in a common environment, and the system has good sound source imaging effect and high imaging resolution, which has a wide application prospect in practical noise source localization and noise equipment monitoring.

[Key words] sound source visualization; beamforming; FPGA; MEMS microphone

0 引言

声源成像可视化技术^[1]利用传声器阵列采集多通道声压数据, 通过信号处理算法, 将声信号转换成图像信号使得空间声源分布可视化, 可快速定位声源位置、分布情况以及瞬时动态变化特征, 以用于设备状态评估和监测。目前, 传声器阵列采集系统可分为2种类型。一种是由数据采集卡、标准总线和计算机构成, 主要用于工业测试环境。其中, 以美国国家仪器(NI)、泰克(Tektronix)、安捷伦(Agilent)为首的公司生产的仪器采集性能优越, 工作状态稳定, 但该类型采集仪器具有高功耗、大体积的缺点^[2], 且需要配合相应的数据采集卡使用, 具

有专一性强、可移植性差等局限性。另一种是由微处理器为采集核心的嵌入式采集系统构成, 主要用于实验测试和部分工业测试。根据核心控制器类型不同, 可选用单片机(MCU)、DSP(Digital Signal Processing)、ARM(Advanced RISC Machine)和FPGA(Field Programmable Gate Array)四种方式设计数据采集系统。其中, MCU一般为低速时钟, 采集效率不高, 难以实现多通道数据采集控制。DSP适合于数字信号处理, 难以处理多通道数据同步采集逻辑控制^[3]。ARM虽然功能比较丰富, 但其运算资源有限, 同时也不适合对时钟要求较高的场合。而基于FPGA的数据采集系统能并行处理和同步采集多通道信号, 逻辑功能强大, 接口丰富且使用灵

基金项目: 国家自然科学基金(51605274); 上海市地方院校能力建设项目(20030501000)。

作者简介: 何睿(1998-), 男, 硕士研究生, 主要研究方向: 声学成像、FPGA系统开发; 胡定玉(1987-), 男, 博士, 副教授, 主要研究方向: 声阵列信号处理、轨道交通车辆故障诊断技术。

通讯作者: 胡定玉 Email: dyhu1987@sues.com

收稿日期: 2021-04-16

活^[4],便于大幅度拓展传声器采集通道数量,满足其声源成像可视化技术采集系统需求。

MEMS(Micro Electro-Mechanical Systems)技术是从半导体制造工艺中衍生出来的新型加工技术,将传感器、信号调理电路以及模数转换器集成封装^[5]。自2006年 Knowles Acoustics 推出 MEMS 传声器以来, MEMS 传声器逐渐取代传统驻极体传感器成为传声器阵列的默认选择,在噪声源定位^[6]、运动车辆状态检测^[7]、语音信号处理^[8]和声学成像等场合广泛应用。Jelmer 等人^[9]利用数字 MEMS 传声器设计了一款 52 阵元圆形阵列,用于开阔地带噪声源定位,在 25 m²消声室测试中,定位精度达到厘米级,而在模拟的 10 000 m²开阔场地中,其定位精度可达到 5 个宽带声源。Izquierdo 等人^[10]指出声学成像系统设计取决于传声器数量的选择和算法的集成度。对于声学成像系统需要多通道信号采集的需求,该系统必须是模块化和可拓展性的,便于构建多维度阵列和增加阵列的孔径。研究中通过选取 MyRIO 作为硬件平台(带有 FPGA 和 ARM 处理器的嵌入式硬件),提出了一种可拓展的声学成像系统。通过研究生物识别领域的案例,验证了该系

统的可行性。陈松林等人^[11]以 260 个阵元设计的嵌套式数字 MEMS 传声器阵列成像系统,在普通车间环境下对机械噪声和气体泄漏噪声进行成像测试,其实验结果表明,该系统具有抗干扰性强,成像分辨率高的特点。

根据前述的系统开发探讨研究,本文选用数字式 MEMS 传声器设计传声器阵列采集系统,选用 FPGA 作为硬件采集平台,并设计了 36 阵元 Annular 阵列,可实现多路数据的同步采编存储。

1 系统总体架构

数字 MEMS 传声器阵列并行采集处理系统如图 1 所示。由图 1 可知,基于 FPGA 的传声器阵列成像系统由数字 MEMS 传声器阵列、Zynq-7000 和上位机组成。其中,传声器选用 Knowles 型号为 SPH0645LM4H-B 的数字 MEMS 传声器,最高采样率可达到 64 kHz,采样位数为 24 bit,数据精度为 18 bit。硬件系统处理核心选用的 FPGA 芯片型号为 Zynq-7000,该芯片由可编程逻辑(Programmable Logic, PL)和双核 ARM Cortex-9 为核心构成的处理系统(Processing System, PS)组成。

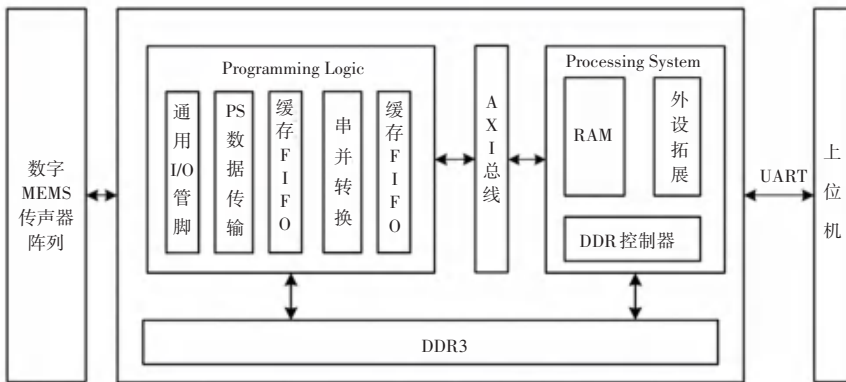


图 1 数字 MEMS 传声器阵列并行采集处理系统

Fig. 1 Digital MEMS microphone array parallel data acquisition and processing system

数字 MEMS 传声器阵列并行采集系统流程参见图 1。首先,声压信号通过 MEMS 传声器阵列采集,经过通用 I/O 管脚送入 Zynq-7000 的 PL 端。接下来,I²S 传输协议将音频信号分成左右两个通道进行采集,I²S 传输协议可控制 2 个 MEMS 传感器。本采集系统利用此传输特性,将其设为一组,分别将数据在一级 FIFO 中进行缓存。然后,通过设定数据轮询机制,将各一级缓存 FIFO 中存储的数据通过串并转换缓存至二级 FIFO 中。PS 端与 PL 端经 AXI 总线进行传输通信,选用 AXI-HP (High Performance Ports) 高速通信接口,带有 FIFO 缓冲来

提供“批量”读写操作,以支持 PL 端和 PS 端中存储器单元的高速率通信。在 ARM 中的 PS 端通过 BRAM 控制器读取 PL 端缓存的数据。利用 PL 端的按键控制,实现采集的开始和数据的发送。最后,数据发送通过 UART 串口,将数据传输给上位机,以供波束形成等信号后处理算法进行分析。

2 系统模块设计

2.1 传声器选型

MEMS 传声器根据信号输出类型可分为模拟型输出和数字型输出,模拟 MEMS 传声器是将声压信

号转换为相应电压信号输出,数字 MEMS 传声器则是利用 PDM(Pluse Density Modulation)和 I²S 传输协议输出数字信号。与传统驻极体式传声器相比,数字 MEMS 传声器频响一致性好,其内部使用的 Sigma-Delta ADC 采用 1 bit 变换技术,克服了采用多比特模数转换时带来的线性误差、纠错困难等缺点,可以提供更好的信噪比、抗射频和抗电磁干扰能力^[12]。此外,在性能方面, MEMS 传声器采样分辨率高,对环境温度变化具有良好的鲁棒性,频率响应平坦,且同批次的 MEMS 传声器具有良好的相位一致性。数字 MEMS 传声器的关键参数如下^[13]:

(1) 等效输入噪声 (EIN), 其值要在最小声压级和最大声压级之间,以适应测量范围。

(2) 声学过载点 (AOP) 或满量程 (max SPL), 需满足动态范围大于 100 dB 的要求。

(3) 平坦频率响应段,需选取灵敏度变化范围在 3 dB 内的频率段。

SPH0645LM4H-B MEMS 传声器如图 2 所示,本文选择 Knowles 公司的 SPH0645LM4H-B 传声器,其具体性能参数见表 1。



图 2 SPH0645LM4H-B MEMS 传声器

Fig. 2 SPH0645LM4H-B MEMS microphone

表 1 SPH0645LM4H-B 传声器性能参数

Tab. 1 Performance parameter of SPH0645LM4H-B MEMS microphone

性能参数	典型值
灵敏度	-26 dB (94 dB SPL @ 1 KHz)
信噪比 (SNR)	65 (94 dB SPL @ 1KHz, A-weighted)
总谐波失真 (THD)	110 dB SPL (1% THD)
声学过载点 (AOP)	120 dB SPL (10% THD @ 1 KHz)

2.2 传声器几何阵列设计

声成像性能主要体现在空间分辨率、主瓣宽度、有效动态范围三方面^[14]。而合适的传声器阵列几何布置可以防止空间混叠、抑制旁瓣和消除鬼影,提高传声器阵列成像性能。关于传声器阵列的设计,相关学者已经做过大量的研究和对比。Johnson 等人^[15]指出,将传声器阵列设计成非冗余间距可以有效地消除空间混叠现象的产生,此后,基于非冗余排列的螺旋阵列被广泛应用于波束形成。Prime 等

人^[16]分别对单臂螺旋阵列和多臂螺旋阵列的传声器阵列性能进行比较研究。结果表明,等区域均匀分布的多臂螺旋阵列可在一定的动态范围内提供最佳的阵列分辨率,而在阵列中心区域增添传声器摆放的密度,可以获得更好的动态范围,但会增加主瓣宽度。Amaral 等人^[17]在 Underbrink 阵列基础上提出一种 Annular 阵列,在设计上更加灵活,极大提高了动态范围。Annular 阵列设计参数图如图 3 所示。

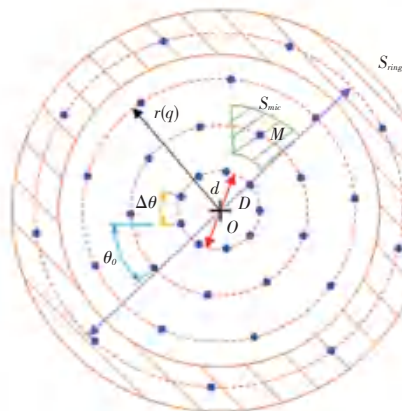


图 3 Annular 阵列设计参数图

Fig. 3 Annular array design parameter diagram

Annular 阵列设计的关键参数:传声器阵列孔径 D , 最内圈传声器环直径 d , 传声器阵列的环数 Q , 以及每个环的传声器数量 C_q , M 表示传声器的总数,即:

$$M = \sum_{q=1}^Q C_q \quad (1)$$

其中, \sum 为求和符号, $2 \leq q \leq Q$;

S 定义为每个传声器所占传声器阵列面积,用于评估每个传声器占其阵列的面积:

$$S_q = \begin{cases} \frac{\pi d^2}{4} & q = 1 \\ S_{mic, q \geq 2} C_q & q \geq 2 \end{cases} \quad (2)$$

其中, $S_{mic, q \geq 2}$ 展开如下:

$$S_{mic, q \geq 2} = \frac{\pi(D^2 - d^2)}{4(M - C_1)} \quad (3)$$

传声器径向位置 r_q 通过以下递归表达:

$$r_q = \begin{cases} \frac{d}{2} & q = 1 \\ \sqrt{r_{q-1}^2 + \frac{S_q}{\pi}} & q \geq 2 \end{cases} \quad (4)$$

对于每个阵列圆环,其偏移角度 $\theta_{0,q}$ 定义如下:

$$\theta_{0,q} = \begin{cases} 0 & q = 1 \\ (q-1) \frac{2\pi}{Q} + \theta_{0,1} & q \geq 2 \end{cases} \quad (5)$$

每个圆环内传声器按 $\Delta\theta_q$ 角度间隔进行布置, 其定义如下:

$$\Delta\theta_q = \frac{2\pi}{C_q} \quad (6)$$

综上, 每层圆环上的每个传声器角度布置便可总结为下式:

$$\theta_{q,m} = (m - 1)\Delta\theta_q + \theta_{0,q} \quad (7)$$

在圆柱坐标系中, 可通过求得的 r_q 和 $\theta_{q,m}$ 来确定每个传声器布置的位置。若传声器按均匀面积布置在传声器阵列上, d 定义为:

$$d = D \sqrt{\frac{C_1}{M}} \quad (8)$$

本文选用 Amaral 等人^[17]提出的 Annular 阵列作为传声器阵列几何布置形状, 阵列几何形状如图 4 所示, 孔径大小约为 40 cm×40 cm, 传声器阵元数为 36, 利用其内环螺旋分布来抑制旁瓣, 外环分布来提升阵列的分辨率。

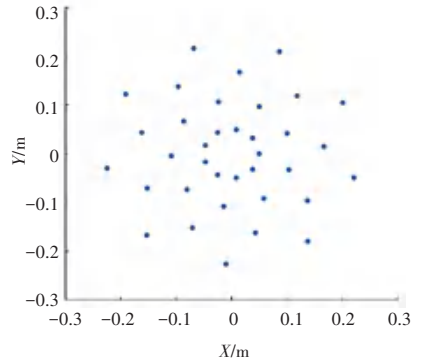


图 4 36 阵元 Annular 阵列图

Fig. 4 36 array element Annular array diagram

2.3 采集驱动模块设计

根据 2.1 节中采用的数字 MEMS 传声器的采样特点、接口时序和输出模式选择, PL 端需要设计串并转换模块、延时模块、I²S 数据输出接口协议模块以及数据解析模块。其中, I²S 接口输出时序如图 5 所示。

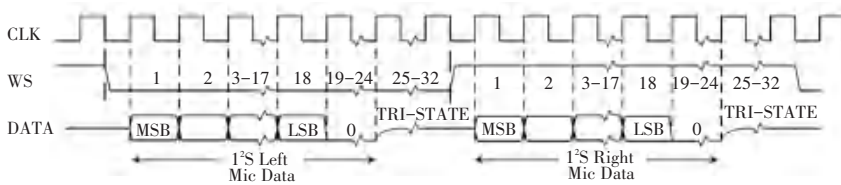


图 5 I²S 接口时序图

Fig. 5 I²S interface timing diagram

图 5 中, WS 信号控制左、右声道的切换。当 WS 信号为低电平时, 输出数据为左声道数据; 当 WS 信号为高电平时, 输出数据为右通道数据。本采集驱动模块设计将左、右通道采集数据缓存至对应通道(CH)寄存器, 通过一根 DATA 传输数据, 减少其数字 I/O 的使用个数。CLK 信号为 MIC 工作时钟, 其时序规定在时钟的上升沿开始采集数据, 在时钟的下降沿, 将采集数据发送至 DATA 信号线上, 采样时钟周期 T 与 FPGA 内置时钟 clk_{FPGA} 的换算关系为:

$$T = \frac{clk_{FPGA}}{clk \times S_{bit} \times 2} \quad (9)$$

其中, clk 为采样率, S_{bit} 为数据采集位数。

PL 端在接收数据时, 每路数据采集都对应一个 FIFO 寄存器, FIFO 的存储深度设为 2 048, 数据位宽设为 32 bit, 为了防止 FIFO 存储溢出, 每次采集的数据大小为 4 KB。其 I²S 接口数据采集模块通道选择部分关键伪代码具体如下。

if (采集到 CLK 时钟上升沿) begin

开始数据采集

end

else if (开始数据采集) begin

开始采集标志信号失效

if (数据计数到第 32 bit) begin

数据计数清零

if (左声道开始传输)

将左声道数据传输至 left_mic_data

else

将右声道数据传输至 right_mic_data

为了验证采集驱动模块的正确性, 在设计仿真时, 利用 \$readmemb 系统函数构造 32 bit 激励数据, 并设置循环次数为 8。仿真后得到的时序图如图 6 所示。

由图 6 的仿真结果可知, 在 mic_ws 信号为低电平时, 采集 CH1 数据, 在时钟上升沿将数据缓存至 left_mic_data 寄存器中; CH2 通道与之相反。仿真结果表明, PL 端的 I²S 时序符合 I²S 输出格式传输协议, 数据传输与设定值一致。采样周期为 25 μ s,

满足其设定的 40 k 采样率,并且能按设计的数据存储大小依次按通道存储数据。此外,为了满足采集有效控制的需求,在 PL 端增添了简易人机交互功能,即通过按键和 LED 来控制采集的进行和完成。



图 6 采集驱动模块仿真图

Fig. 6 Acquisition drive module simulation diagram

2.4 传输机制模块设计

为实现 36 通道数据与 PS 端 DDR 存储数据之间无失真的交互,本文传输机制模块设计了一套

其中,分别设置采集进行 LED₁ 和采集完成 LED₂,当采集进行时,LED₁ 会以 500 ms 的频率闪烁,表示采集正在进行;当采集完成时,LED₂ 点亮,表明采集完成。

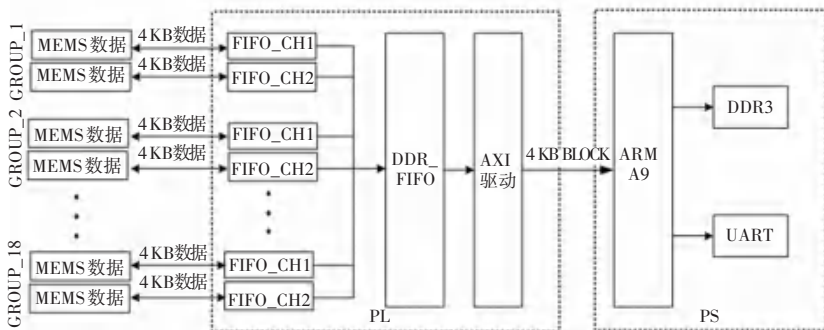


图 7 36 通道传输机制流程框图

Fig. 7 36-channel transmission mechanism flow diagram

具体过程为:根据 I²S 数据传输协议特性,一组 I²S 数据传输分别控制 2 个通道 MEMS 传声器采集,设为一组 (GROUP),共记 18 组。每一组都对应设置一个独立的 FIFO 缓存空间,各通道每次固定向 FIFO 缓存器发送 4 KB 数据量,通过有限状态机,控制各通道数据依次有序传输至 DDR_FIFO 缓存器中,完成 Ping-Pang 切换。DDR_FIFO 是带有 AXI 接口的自定义模块,可将 PL 端采集到的数据通过 AXI4 高速总线,传输至 PS 端。AXI 驱动模块设置了 PL 端 DDR_FIFO 中数据向 PS 端 DDR 中数据传输协议。首先设置数据传输的首地址为 0x10000000,将 DDR_FIFO 中每传输 4 KB 数据打包成一个 BLOCK 块,每个 BLOCK 块对应一组 MEMS 传声器数据,通过上述数据轮询机制,可实现多通道数据依次传输至 DDR 中。

本文利用 36 个 FIFO 块来缓存 PL 端数据,缓解 PS 端的处理压力。若采用单缓存块,频繁的读写操作会导致 PS 端轮询标志位检测频率激增,并且读写处理需要固定周期执行,易使系统整体处理

Ping-Pang 数据轮询交互机制。通过 Ping-Pang 操作,可以完成多通道数据并行无缝缓存和处理。传输机制流程图如图 7 所示。

速度下降。而采用多组 FIFO 块缓存的方式,利用存储资源换取存储速率,可提高系统整体的处理速度。

3 实验验证

为了验证本文设计采集系统的正确性以及数字 MEMS 传声器的声源成像效果,在室内普通环境进行实际测试。实验现场布置图如图 8(a) 所示,以阵列中心为原点,图中所标注的 (X, Y, Z) 建立坐标系。2 个扬声器由三脚架支撑,垂直高度为 1.15 m (传声器阵列高度与其一致),间距为 1 m,距离传声器 2 m。声源 1 坐标 (-0.5, 0, 2) m、声源 2 坐标 (0.5, 0, 2) m, 2 个扬声器同时播放高斯白噪声。

设置采样率为 40 kHz,采样时长为 0.1 s,采用传统频域波束形成算法,选取 3.8~3.9 kHz 频段进行成像。成像效果如图 8(b) 所示,利用本文所设计的 FPGA 成像系统可以准确分辨出 2 个扬声器位置,声成像图与声源实际分布一致,验证了所设计成像系统的正确性。同时,成像主瓣较窄,有效抑制旁

瓣,验证了所设计传声器阵列的优异性能。



(a) 实验布置现场图

(b) 成像效果

图8 实际测试

Fig. 8 Actual test

4 结束语

本文设计的基于FPGA传声器阵列的成像系统,采用了数字MEMS传声器研制的36阵元Annular阵列。其中,数字MEMS传声器,体积小,功耗低,具有较好的相位一致性;36阵元Annular阵列,具有较好的成像分辨率,有效抑制旁瓣、衰减鬼影,防止混叠。此外,本文以FPGA为硬件系统核心,实现了多通道数据同步采集和数据完整编存。与传统的采用驻极体式传声器阵列采集系统相比,实现了数据采集系统的小型化,具有低功耗以及低成本的优势。总结可得到如下结论:

(1)数字MEMS传声器,体积小,功耗低,具有较好的相位一致性,不需要设计额外的外围电路,极大降低了硬件系统板上资源。在多通道同步采集中具有优势,有利于声学可视化技术的应用推广。

(2)FPGA作为硬性系统核心,其灵活的逻辑设计、可控制多通道数据同时采集和丰富的I/O引脚便于通道数量拓展。其低功耗、体积小以及鲁棒性好的特点也为后信号处理算法的嵌入式设计提供稳定的前端。

(3)所研制的36阵元Annular阵列,具有较好的成像分辨率,有效抑制旁瓣、衰减鬼影,防止混叠。可适用于普通室内环境,具有良好的抗噪性能,成像效果稳定,在实际工程环境中具有良好的应用前景。

参考文献

[1] 褚志刚,杨洋,倪计民,等. 波束形成声源识别技术研究进展[J]. 声学技术,2013,32(5):430-435.
 [2] SHIMON R, ASAY B, DASCHER D, et al. InP IC technology powers agilent's infinium 90000 X-Series Real time oscilloscope [C]//Compound Semiconductor Integrated Circuit Symposium. Monterey, CA, USA :IEEE, 2010:1-4.

[3] ÖZDEMİR A T, ATCI A. A TMS320C6416 DSP-based high-speed data acquisition system [C]// 2015 23rd Signal Processing and Communications Applications Conference (SIU). Malatya, Turkey :IEEE, 2015:1-4.
 [4] BAOSHuang, YAN Hairong, CHI Qingping, et al. FPGA-based reconfigurable data acquisition system for industrial sensors [J]. IEEE Transactions on Industrial Informatics, 2017, 13(4):1503-1512.
 [5] SILVA B D, BRAEKEN A, TOUHAFI A. FPGA-based architectures for acoustic beamforming with microphone arrays: Trends, challenges and research opportunities [J]. Computers, 2018, 7(3):41.
 [6] ZHANG Xin, SONG Enliang, HUANG Jingchang, et al. Acoustic source localization via subspace based method using small aperture MEMS arrays [J]. Journal of Sensors, 2014(11):1-14.
 [7] ZHANG Xin, HUANG Jingchang, SONG Enliang, et al. Design of small MEMS microphone array systems for direction finding of outdoors moving vehicles [J]. Sensors, 2014, 14(3):4384-4398.
 [8] HAFIZOVIC I, NILSEN C C, KJφLERBAKKEN M, et al. Design and implementation of a MEMS microphone array system for real-time speech acquisition [J]. Applied Acoustics, 2012, 73(2):132-143.
 [9] JELMER T, DOMINGUEZ F, SILVA B D, et al. SoundCompass: A distributed MEMS microphone array-based sensor for sound source localization [J]. Sensors (Basel, Switzerland), 2014, 14(2):1918-1949.
 [10] IZQUIERDO A, VILLACORTA J, LARA D, et al. Design and evaluation of a scalable and reconfigurable multi-platform system for acoustic imaging [J]. Sensors, 2016, 16(10):1671.
 [11] 陈林松,曹跃云,郭文勇,等. 基于数字式MEMS传感器的声阵列成像系统设计 [J]. 应用声学,2015,34(5):439-444.
 [12] CHRISTEN T. A 15-bit 140-μW scalable-bandwidth inverter-based $\Delta\Sigma$ modulator for a MEMS microphone with digital output [J]. IEEE Journal of Solid State Circuits, 2013, 48(7):1605-1614.
 [13] PFLUG P. Aspects of the use of MEMS microphones in phased array systems [C]// INTER-NOISE and NOISE-CON Congress and Conference Proceedings, HongKong, China: the Hong Kong Institute of Acoustics and the Hong Kong Polytechnic University, 2017:5093-5103.
 [14] 褚志刚,杨洋,蒋忠翰. 波束形成传声器阵列性能研究 [J]. 传感技术学报,2011,24(5):665-670.
 [15] JOHNSON D H, DUDGEON D E. Array signal processing: Concepts and techniques [M]. New York, NY, United States: Simon & Schuster, Inc., 1992.
 [16] PRIME Z, DOOLAN C. A comparison of popular beamforming arrays [C]//Proceedings of Acoustics 2013 Victor Harbor: Science Technology and Amenity, Annual Conference of the Australian Acoustical Society. Victor Harbor, Australia: Australian Acoustical Society, 2013:1-7.
 [17] AMARAL D, CARLOS S, DE M. Design of microphone phased arrays for acoustic beamforming [J]. Journal of the Brazilian Society of Mechanical Sciences & Engineering, 2018, 40(7):354.